

**WEST****Generate Collection**

L7: Entry 20 of 31

File: DWPI

May 6, 1994

DERWENT-ACC-NO: 1994-187483

DERWENT-WEEK: 199423

COPYRIGHT 2001 DERWENT INFORMATION LTD

TITLE: Mfr. of ceramic wafer without generation of cracks - involves placing non-sintering sheet on both sides of green sheet for forming ceramic wafer before sintering

## PATENT-ASSIGNEE:

ASSIGNEE

CODE

SUMITOMO KINZOKU CERAMICS KK

SUMIN

PRIORITY-DATA: 1992JP-0300531 (October 12, 1992)

## PATENT-FAMILY:

PUB-NO

PUB-DATE

LANGUAGE

PAGES

MAIN-IPC

JP 06125171 A

May 6, 1994

007

H05K003/38

## APPLICATION-DATA:

PUB-NO

APPL-DATE

APPL-NO

DESCRIPTOR

JP06125171A

October 12, 1992

1992JP-0300531

INT-CL (IPC): H05K 1/03; H05K 3/38; H05K 3/46

ABSTRACTED-PUB-NO: JP06125171A

## BASIC-ABSTRACT:

The green sheets for ceramic wafer are placed in between two outer sheets. The composition of outer sheets is such that these do not sinter at the sintering temperature of the green sheets. These two outer sheets are made to adhere by pressure.

This set up is fired to bring about sintering of the green sheets of ceramic wafer. Then the two outer non sintering sheets are exfoliated. The surface of the sintered wafers are ground to remove any residual portions of the exfoliated non sintering sheet.

ADVANTAGE - The adhesion intensity of ceramic wafer, an outside layer of circuit and the junction stability can be improved.

CHOSEN-DRAWING: Dwg.1/10

TITLE-TERMS: MANUFACTURE CERAMIC WAFER GENERATE CRACK PLACE NON SINTER SHEET SIDE GREEN SHEET FORMING CERAMIC WAFER SINTER

DERWENT-CLASS: L03 V04

CPI-CODES: L03-H04E5;

EPI-CODES: V04-R07A1; V04-R07P3;

## SECONDARY-ACC-NO:

CPI Secondary Accession Numbers: C1994-085281

CPI Secondary Accession Numbers: C1994-085281  
Non-CPI Secondary Accession Numbers: N1994-147820

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-125171

(43)公開日 平成6年(1994)5月6日

(51)Int.Cl.<sup>5</sup>

H 05 K  
3/38  
1/03  
3/46

識別記号

府内整理番号  
A 7011-4E  
B 7011-4E  
H 6921-4E

F I

技術表示箇所

(21)出願番号

特願平4-300531

(22)出願日

平成4年(1992)10月12日

(71)出願人

391039896  
株式会社住友金属セラミックス  
山口県美祢市大嶺町東分字岩倉2701番1

(72)発明者

荒木 英明  
山口県美祢市大嶺町東分字岩倉2701番1

株式会社住友金属セラミックス内

(72)発明者

福田 順三  
山口県美祢市大嶺町東分字岩倉2701番1  
株式会社住友金属セラミックス内

(72)発明者

深谷 昌志  
山口県美祢市大嶺町東分字岩倉2701番1  
株式会社住友金属セラミックス内

(74)代理人

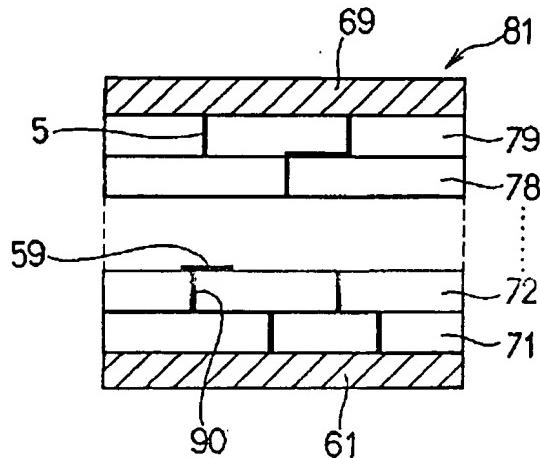
弁理士 高橋 祥泰

(54)【発明の名称】 セラミックス基板の製造方法

(57)【要約】

【目的】 セラミックス基板と外層回路との接着強度、接合安定性に優れ、外層回路にクラックが発生しないセラミックス基板の製造方法を提供すること。

【構成】 セラミックス基板を形成するためのグリーンシート71～79の上下に、該グリーンシートの焼結温度では焼結しない未焼結シート61, 69を載置し、圧着することにより圧着体81を得る。次いで、グリーンシートの焼結温度で圧着体81を焼成して焼成体を得る。次いで、焼成体から未焼結シート61, 69を剥離する。その後、上記セラミックス基板の表面を研磨して未焼結シート61, 69の残留粒子を除去する。上記セラミックス基板の表面に、外層回路を形成する。研磨は、ラップ、バレル、バフ、サンドブラスト、サンダーベルト、フッ化水素酸等により行なうことができる。



1

## 【特許請求の範囲】

【請求項1】 セラミックス基板を形成するためのグリーンシートと、該グリーンシートの焼結温度では焼結しない未焼結シートとを準備する第1工程と、上記グリーンシートの上下に、上記未焼結シートを載置し、圧着することにより圧着体を得る第2工程と、上記グリーンシートの焼結温度で上記圧着体を焼成して焼成体を得る第3工程と、上記焼成体から上記未焼結シートを剥離する第4工程と、上記未焼結シートを剥離した後、上記セラミックス基板の表面を研磨して未焼結シートの残留粒子を除去する第5工程と、上記セラミックス基板の表面に、外層回路を形成する第6工程とよりなることを特徴とするセラミックス基板の製造方法。

【請求項2】 請求項1において、上記セラミックス基板の表面を研磨した後、グリーンシートの焼結温度以下でセラミックス基板を加熱することを特徴とするセラミックス基板の製造方法。

【請求項3】 請求項1において、上記研磨後におけるセラミックス基板の表面粗さは $1 \mu R_a$ 以下であることを特徴とするセラミックス基板の製造方法。

【請求項4】 請求項1において、研磨は、機械的手段、又は化学的手段であることを特徴とするセラミックス基板の製造方法。

【請求項5】 請求項4において、機械的手段は、バフ、バレル、サンドブラスト、サンダーベルト、ラップのいずれかであることを特徴とするセラミックス基板の製造方法。

【請求項6】 請求項4において、化学的手段は、セラミックス基板の表面にフッ化水素酸又はアルカリ溶液を接触させる方法であることを特徴とするセラミックス基板の製造方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、表面に導体パターン、抵抗体等の外層回路を有するセラミックス基板の製造方法に関する。

## 【0002】

【従来技術】セラミックス基板は、機械的強度、絶縁抵抗が強く、温度、湿度等の環境にも強いセラミックス特有の侵れた性質を有する。この性質を利用して、セラミックス基板は、従来より、電子部品を実装するための基板として用いられている。そして、例えば、上記セラミックス基板の表面に、導体パターン、抵抗体、コンデンサ等の外層回路を形成したものがある。

【0003】上記セラミックス基板を製造する際には、セラミックス基板形成用のグリーンシートの焼成時に、グリーンシートが縦、横、厚さの3方向に収縮し、縦と横は各々0.3~0.5%程度の寸法誤差を伴う。この寸法誤差は、セラミックス基板に形成された外層回路の形成位置がずれるという問題を発生させる。

2

【0004】そこで、出願人は、この収縮率を一定にするために、上記焼成の際に、グリーンシートの上下に、未焼結シートを載置し、これらを圧着して圧着体とし、該圧着体を焼成して、その後未焼結シートを除去する方法につき、先に出願した(特願平4-223190号)。

【0005】上記セラミックス基板は、例えば、低温焼成基板材料であるグリーンシートを焼結させたものである。また、未焼結シートは、アルミナ材料よりなり、上記グリーンシートの焼結温度では焼結しないものである。この方法によれば、グリーンシートは、上下から未焼結シートで拘束された状態で焼成されるので、収縮に伴う寸法誤差は0.1%以下となる。

## 【0006】

【解決しようとする課題】しかしながら、未焼結シートを除去した後には、図5に示すごとく、未焼結シートの残留粒子601がセラミックス基板9の表面に付着してしまう。この残留粒子の内、セラミックス基板9に焼きついていない残留粒子601は、超音波洗浄により除去することができる。

【0007】一方、セラミックス基板9と接触している残留粒子601は、セラミックス基板9に焼きつき、超音波洗浄程度では、除去することができない。従って、図6に示すごとく、セラミックス基板9の表面には、焼きついた未焼結シートの残留粒子601が不均一に存在することになる。

【0008】図7に示すごとく、この状態で、セラミックス基板9の表面に、導体、抵抗体等の外層回路51を形成する場合には、以下の問題が生じる。即ち、例えば、セラミックス基板9の組成に合わせて調合した材料を外層回路51に用いた場合、上記残留粒子601により、セラミックス基板9との間のガラスの相互移動が妨げられ、外層回路51とセラミックス基板9との接合安定性が低下する。また、外層回路51が抵抗体である場合には、抵抗値の安定性が悪化する。

【0009】そこで、逆に、外層回路51を未焼結シートに合わせて調合した材料を用いて形成することが考えられるが、セラミックス基板9の表面には、残留粒子601が焼きついているだけである。そのため、外層回路51はセラミックス基板9の熱膨張係数と合わず、接着強度が劣る。また、外層回路51が抵抗体である場合には、クラックが発生することもある。

【0010】また、図8に示すごとく、上記圧着体8においては、グリーンシート7と未焼結シート6との間に空気が入り込み、ボアーアが発生することがある。この状態で上記圧着体8を焼成し、未焼結シート6を除去すると、セラミックス基板9の表面におけるボアーアのある部分にだけ、未焼結シートの残留粒子601が付着していないことになる。

【0011】そのために、セラミックス基板の表面状態

が不均一となり、外層回路51の接着強度のばらつきや抵抗値のばらつきが大きくなることが予想される。本発明はかかる問題点に鑑み、セラミックス基板と外層回路との接着強度、接合安定性に優れ、外層回路にクラックが発生しないセラミックス基板の製造方法を提供しようとするものである。

## 【0012】

【課題の解決手段】本発明は、セラミックス基板を形成するためのグリーンシートと、該グリーンシートの焼結温度では焼結しない未焼結シートとを準備する第1工程と、上記グリーンシートの上下に、上記未焼結シートを載置し、圧着することにより圧着体を得る第2工程と、上記グリーンシートの焼結温度で上記圧着体を焼成して焼成体を得る第3工程と、上記焼成体から上記未焼結シートを剥離する第4工程と、上記未焼結シートを剥離した後、上記セラミックス基板の表面を研磨して未焼結シートの残留粒子を除去する第5工程と、上記セラミックス基板の表面に、外層回路を形成する第6工程と異なることを特徴とするセラミックス基板の製造方法にある。

【0013】本発明において最も注目すべきことは、第5工程において、セラミックス基板の表面を研磨していることである。上記研磨は、機械的手段、又は化学的手段等により行うことができる。上記機械的手段は、湿式法と乾式法とがあり、バフ、バレル、サンドブラスト、サンダーベルト、ラップ等の種々の方法がある。

【0014】上記湿式法としては、バレル、ラップ、バフ等がある。バレル(ボルトン)は、アルミナ球体、水等の入ったバレルタンク内にセラミックス基板を入れて、バレルタンクをその軸のまわりにゆっくり回転させ、セラミックス基板の表面を研磨する方法である。

【0015】ラップは、表面に砥粒が形成された金属円板を水で濡らしながら回転させて、その上にセラミックス基板を押しつけることにより、セラミックス基板の表面を研磨する方法である。バフは、表面にブラシや砥粒等が施された円筒を回転させて、円筒の砥面にセラミックス基板を接触させることにより、セラミックス基板を研磨する方法である。

【0016】乾式法としては、サンドブラスト、サンダーベルト等がある。サンドブラストは、アルミナ等の粒子をセラミックス基板の上に吹きつけることにより、セラミックス基板の表面を研磨する方法である。サンダーベルトは、ベルト状のサンドペーパーをローラーにより回転させて、その表面にセラミックス基板を接触させることにより、セラミックス基板の表面を研磨する方法である。

【0017】また、上記化学的手段としては、セラミックス基板の表面にフッ化水素酸、又は水酸化ナトリウム溶液等のアルカリ溶液を接触させる方法がある。また、上記セラミックス基板の表面を研磨した後、グリーンシ

ートの焼結温度以下でセラミックス基板を加熱することが好ましい。これにより、セラミックス基板に残留する該セラミックスの微粒子がセラミックス基板に溶着して一体化する。また、研磨時に生じた微細なクラックが消滅する。また、上記湿式法による機械的手段を用いた場合には、上記加熱により水に含まれる不純物がセラミックス基板の表面から飛散する。これにより、外層回路の溶着強度や抵抗値が安定化する。

【0018】研磨後のセラミックス基板の表面粗さは11  $\mu\text{Ra}$  以下であることが好ましい。1  $\mu\text{Ra}$  を越える場合には、研磨後の表面が粗く、その上に外層回路を形成する場合には印刷解像度が低下するおそれがある。上記外層回路の熱膨張係数は、セラミックス基板の熱膨張係数と近似させることが好ましい。これにより、焼成による外層回路とセラミックス基板との膨張、収縮の差が殆どなくなり、クラックの発生を防止することができる。

【0019】上記セラミックス基板形成用のグリーンシートは、1000°C以下の温度で焼結する低温焼成基板材料を用いることが好ましい。上記未焼結シートは、上記セラミックス基板の焼結温度では焼結しないものであり、アルミナ、ジルコニア等を用いる。上記グリーンシートを複数枚積層して焼成した場合には、セラミックス基板の多層体を形成することができる。また、多層体の内部には、内層回路を形成しておくことができる。

## 【0020】

【作用及び効果】本発明においては、焼結体から未焼結シートを剥離した後の第5工程において、セラミックス基板の表面を研磨している。そのため、セラミックス基板の表面に付着した未焼結シートの残留粒子を完全に除去することができる。また、その表面に焼きついた残留粒子も除去することができる。

【0021】それ故、上記セラミックス基板の表面に外層回路を塗布して焼き付けたとき、セラミックス基板と外層回路との間に何の異物もなく、セラミックス基板のガラス成分がスムーズに外層回路へ浮上する。従って、外層回路をセラミックス基板の表面に密着させることができ、外層回路の接合安定性が向上する。

【0022】また、セラミックス基板と未焼結シートとの間にボアーガが形成された場合にも、ボアーガ以外の部分に残存した上記残留粒子が除去されると共に、ボアーガにより生じた窪みも研磨によって消失する。そのためセラミックス基板の表面を平坦かつ均一に仕上げることができる。

【0023】従って、セラミックス基板と外層回路との接合強度に優れた外層回路を形成することができる。以上のごとく、本発明によれば、セラミックス基板と外層回路との接着強度、接合安定性に優れ、外層回路にクラックが発生しないセラミックス基板の製造方法を提供することができる。

## 【0024】

## 【実施例】

## 実施例1

本発明にかかる実施例につき、図1～図4を用いて説明する。本例は、表面に導体、抵抗体等の外層回路を有する多層セラミックス基板の製造方法である。図1に示すごとく、本例の方法により得られる多層セラミックス基板84は、積層焼結したセラミックス基板91～99よりなり、その最外層には外層回路51が形成されている。

【0025】上記各セラミックス基板の間には内層回路59が形成されている。また、各セラミックス基板91～99はピアホール導体を充填したピアホール90を有する。また、セラミックス基板91～99の熱膨張係数は、 $5.5 \times 10^{-6} / K$ である。抵抗体の熱膨張係数は $6.0 \times 10^{-6} / K$ である。

【0026】次に、本例のセラミックス基板の製造方法について説明する。まず、第1工程において、 $800^{\circ}\text{C}$ ～ $1000^{\circ}\text{C}$ にて焼結可能なセラミックス基板91形成用のグリーンシートを準備する。グリーンシートは、セラミックス粉とバインダーと溶剤とを混合し、ドクターブレード法によりシート状にすることにより得られる。グリーンシートの厚さは $0.3\text{ mm}$ である。上記セラミックス粉としては、 $\text{CaO}-\text{Al}_2\text{O}_3-\text{SiO}_2-\text{B}_2\text{O}_3$ 系ガラス60重量%と $\text{Al}_2\text{O}_3$ （アルミナ）40重量%とよりなる混合物である。

【0027】また、厚さ $0.3\text{ mm}$ の未焼結シートを準備する。該未焼結シートは、 $1000^{\circ}\text{C}$ 以上で焼結するアルミナを用いる。次に、図2に示すごとく、金型を用いて上記グリーンシート71～79にピアホール90を穿設し、スクリーン印刷によりピアホール90内にAg系導体を充填する。また、グリーンシート71～79の表面に、Ag系導体よりなる内層回路59を形成する。

【0028】次に、第2工程において、上記グリーンシート71～79を下から順に積層し、その上下に、該グリーンシートの焼結温度では焼結しない上記未焼結シート61, 69を載置する。次に、これらを温度 $100^{\circ}\text{C}$ 、圧力 $50\text{ kg/cm}^2$ 、20秒間圧着することにより圧着体81を得る。

【0029】次に、図3に示すごとく、第3工程において、上記圧着体を最高温度 $900^{\circ}\text{C}$ で20分間焼成する。これにより、上記グリーンシートが焼結したセラミックス基板91～99と、未焼結シート61, 69とかなる焼成体82を得る。次に、図4に示すごとく、第4工程において、上記焼成体82から上記未焼結シート61, 69を剥離する。

【0030】その後、第5工程において、上記セラミックス基板91～99の最外層を研磨して未焼結シートの残留粒子を除去し、空気中で加熱処理を行う。加熱処理の温度は、セラミックス基板中のガラスの軟化点以上かつ上記焼成温度以下である。その後、第6工程におい

て、セラミックス基板91～99の最外層に、導体、抵抗体等の外層回路51を形成する。これにより、図1に示したセラミックス基板91～99からなる多層セラミックス基板84が得られる。

【0031】次に、本例の作用効果について説明する。本例においては、焼成体82から未焼結シート61, 69を剥離した後に、セラミックス基板91, 99の表面を研磨している。そのため、セラミックス基板の表面に付着した未焼結シート61, 69の残留粒子を完全に除去することができ、また表面に焼きついた残留粒子も完全に除去することができる。

【0032】それ故、上記セラミックス基板91, 99と該セラミックス基板91, 99の表面に形成された外層回路51との間に異物がなく、セラミックス基板のガラス成分がスムーズに外層回路へ浮上する。従って、外層回路51をセラミックス基板91, 99の表面に密着させることができ、外層回路の接合安定性が向上する。

【0033】また、セラミックス基板51, 59と未焼結シート61, 69との間にポアが形成された場合にも、ポア以外の部分に形成された上記残留粒子が除去されると共に、ポアにより生じた窪みも研磨によって消失する。そのため、セラミックス基板の表面を平坦かつ均一に仕上げることができる。また、外層回路51が抵抗体の場合、セラミックス基板91～99の熱膨張係数と近似しているので、外層回路51にクラックの発生がない。そのため、信頼性の高い抵抗体を形成することができる。

## 【0034】実施例2

本例においては、表1に示すごとく、種々の方法によりセラミックス基板の表面を研磨した。上記研磨は、バフ、サンドblast、ラップ、フッ化水素酸のいずれかの機械的手段、又は化学的手段等により行った。

【0035】バフでは、表面に炭化珪素（SiC）又はアルミナ（ $\text{Al}_2\text{O}_3$ ）の砥粒が施されたブラシを1500回転／分の条件で回転させて、セラミックス基板を研磨する方法を用いた。ラップでは、表面にダイヤモンドの砥粒が形成された金属円盤を水で濡らしながら回転させて、180回転／分の条件下でセラミックス基板の表面を研磨する方法を用いた。

【0036】サンドblastでは、アルミナ粒子をセラミックス基板の上に、 $2\text{ kg/cm}^2$ の圧力を吹きつけることにより、研磨する方法を用いた。また、上記化学的手段では、セラミックス基板の表面に3%フッ化水素酸溶液を $25^{\circ}\text{C}$ の条件下で接触させる方法を用いた。

【0037】また、研磨後のセラミックス基板の表面に種々の外層回路を形成した。該外層回路としては、Ag系導体、抵抗体、Cu導体を用いた。Ag系導体、抵抗体では、セラミックス基板の表面に印刷した後、空気中で $900^{\circ}\text{C}$ 加熱した。一方、Cu導体では、印刷後、窒素中で $750^{\circ}\text{C}$ 加熱した。このようにして得られた各種

のセラミックス基板を、表1に示すごとく、試料1～8とした。

【0038】また、比較のために、以下に説明する点が実施例1と異なる方法によりセラミックス基板（試料C1～C4）を作製して、測定に供した。即ち、試料C1は、未焼結シートを用いず、また研磨処理、加熱処理を行わなかった。試料C2は、研磨処理、加熱処理を行わなかった。試料C3は、研磨後のセラミックス基板の表面粗さは $1.0 \mu\text{Ra}$ である。試料C4は、加熱処理を行わなかった。

【0039】そして、試料1～8、C1～C4について、導体接着強度、抵抗体ハンドドリフト、及び基板寸法精度について測定した。導体接着強度は、セラミックス基板と外層回路との接着強度を示し、2mm角バターンに幅0.6mm SnメッキCu線をハンド付けして、外層回路を引っ張る方法により測定した。

【0040】抵抗体ハンドドリフトは、セラミックス基板を230°Cのハンド中に浸漬した場合の前後における、抵抗体の抵抗値の変化率を示す。基板寸法精度は、焼成後における、セラミックス基板の上の2点間の距離のバラツキ（%）を示す。上記各測定は、各々20個のセラミックス回路基板を作製して評価した。

【0041】表1より知られるごとく、未焼結シートを用いた場合（試料1～8、C2～C4）には基板寸法精度が0.1%以下であったが、未焼結シートを用いなか

った場合（試料C1）には0.3%であった。また、導体接着強度は、試料1～8、及び試料C1については $0.5 \text{kg/mm}^2$ 以上であり、その他の試料C2、C4は $0.3 \text{kg/mm}^2$ 以下であった。また、試料C3では、外層回路を印刷する際に、にじみが生じた。また、抵抗体ハンドドリフトは、試料C2を除いて良好な結果が得られた。

【0042】このように、試料1～8は、上記測定項目のいずれについても良好な結果を示した。一方、比較例C2は、導体接着強度が低い。これは、未焼結シート（アルミナ）の残留粒子が基板表面に固着しているため、基板側のガラス成分がAg系導体の粒子間に浮上してこないからであると思われる。比較例C2における抵抗体のハンドドリフトの値が大きいのは、上記Ag系導体の場合と同じ理由による。尚、表面を研磨した試料1～8では、このような問題は発生しない。

【0043】比較例C3は、印刷時にじみが大きい。これは、研磨した表面が粗すぎるためである。比較例C4は、導体接着強度が低い。これは、研磨時の残留粒子がCuの窒素雰囲気焼成で還元作用をおこすためであると思われる。また、研磨後に加熱処理を行わなかったために、研磨したセラミックの残留粒子が、セラミックス基板と一体化していないためであると思われる。

【0044】

【表1】

表1

No	未焼結シート	研磨方法	表面粗さ(μR <sub>a</sub> )	熱処理化(℃)	導体	抵抗体	導体接着強度(kg/mm <sup>2</sup> )	抵抗体ハンダドリフト(%)	基板寸法精度(%)
1	有り	ラップ	0.3	900	Ag系	有り	1.0	<0.5	0.1
2	有り	ラップ	0.6	900	Ag系	有り	1.1	<0.5	0.1
3	有り	ラップ	0.3	700	Ag系	有り	0.7	<0.5	0.1
4	有り	ラップ	0.3	無し	Ag系	有り	0.5	<0.5	0.1
5	有り	ラップ	0.3	900	Cu	無し	0.8	—	0.1
6	有り	バフ	0.2	800	Ag系	有り	1.0	<0.5	0.1
7	有り	サンドブラスト	0.3	800	Cu	無し	0.7	—	0.1
8	有り	フッ化水素酸	0.4	900	Ag系	有り	0.8	<0.5	0.1
C1	無し	無し	0.2	無し	Ag系	有り	1.0	<0.5	0.3
C2	有り	無し	0.4	無し	Ag系	有り	0.2	<5	0.1
C3	有り	ラップ	1.0	無し	Ag系	無し	印刷にじみ大	—	0.1
C4	有り	ラップ	0.3	無し	Cu	無し	0.3	—	0.1

【図面の簡単な説明】

【図1】実施例1のセラミックス基板の断面図。

【図2】実施例1のセラミックス基板の製造工程説明図。

【図3】図2に続く、製造工程説明図。

【図4】図3に続く、製造工程説明図。

\* 【図5】従来例にかかる、未焼結シートの残留粒子がセラミックス基板の表面に付着し、焼きついた状態を示す説明図。

【図6】従来例にかかる、未焼結シートの残留粒子がセラミックス基板の表面に焼きついた状態を示す説明図。

\* 50 【図7】図6に示すセラミックス基板の表面に外層回路

11

を形成した状態を示す説明図。

【図8】従来例にかかる、圧着体におけるグリーンシートの上に未焼結シートを積層した状態を示す説明図。

【図9】従来例にかかる、セラミックス基板の表面におけるポアの周辺の状態を示す説明図。

【図10】図9に示すセラミックス基板の表面に外層回路を形成した状態を示す説明図。

【符号の説明】

12

51...外層回路,

61, 69...未焼結シート,

71~79...グリーンシート,

81...圧着体,

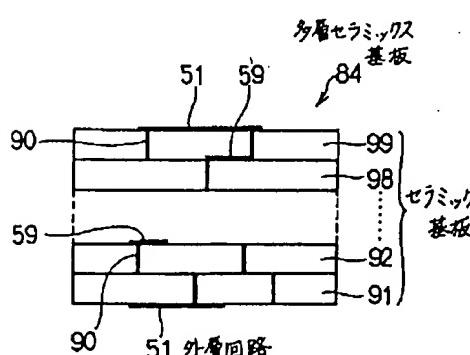
82...焼成体,

84...多層セラミックス基板,

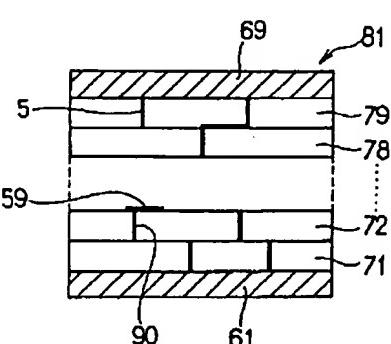
90...ビアホール,

91~99...セラミックス基板,

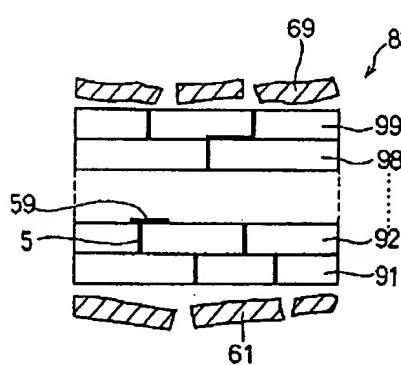
【図1】



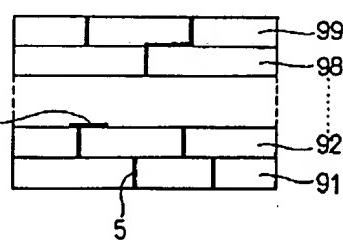
【図2】



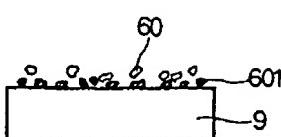
【図3】



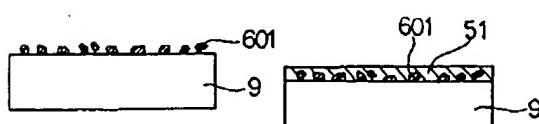
【図4】



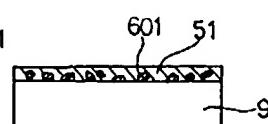
【図5】



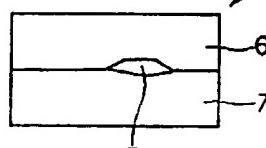
【図6】



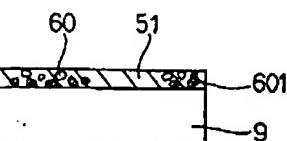
【図7】



【図8】



【図9】



\* NOTICES \*

**Japan Patent Office is not responsible for any damages caused by the use of this translation.**

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

## DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[Industrial Application] this invention relates to the manufacture method of a ceramic substrate of having outer layer circuits, such as a conductor pattern and a resistor, on a front face.

[0002]

[Description of the Prior Art] A ceramic substrate has a mechanical strength and strong insulation resistance, and has the outstanding property peculiar to ceramics strong also against environment, such as temperature and humidity. The ceramic substrate is conventionally used as a substrate for mounting electronic parts using this property. And for example, there is a thing in which outer layer circuits, such as a conductor pattern, a resistor, and a capacitor, were formed on the front face of the above-mentioned ceramic substrate.

[0003] In case the above-mentioned ceramic substrate is manufactured, at the time of baking of the green sheet for ceramic substrate formation, a green sheet contracts in the length, width, and thickness three directions, and length and width are respectively accompanied by about 0.3 - 0.5% of size error. This size error generates the problem that the formation position of the outer layer circuit formed in the ceramic substrate shifts.

[0004] Then, the applicant applied to the upper and lower sides of a green sheet previously about the method of laying a non-sintered sheet, sticking these by pressure, considering as a sticking-by-pressure object, calcinating this sticking-by-pressure object, and removing a non-sintered sheet after that, on the occasion of the above-mentioned baking, in order to make this contraction regularity (Japanese Patent Application No. No. 223190 [ four to ]).

[0005] The above-mentioned ceramic substrate makes the green sheet which is for example, low-temperature baking substrate material sinter. Moreover, a non-sintered sheet consists of alumina material and is not sintered at the sintering temperature of the above-mentioned green sheet. Since a green sheet is calcinated in the state where it was restrained with the non-sintered sheet from the upper and lower sides according to this method, the size error accompanying contraction becomes 0.1% or less.

[0006]

[Problem(s) to be Solved] However, after removing a non-sintered sheet, as shown in drawing 5, the remains particle 60,601 of a non-sintered sheet will adhere to the front face of the ceramic substrate 9. The remains particle 60 which has not been burn on the ceramic substrate 9 among this remains particle is removable with ultrasonic cleaning.

[0007] On the other hand, the remains particle 601 in contact with the ceramic substrate 9 is burn on the ceramic substrate 9, and cannot be removed by the ultrasonic-cleaning grade. Therefore, as shown in drawing 6, the remains particle 601 of the burn non-sintered sheet will exist in the front face of the ceramic substrate 9 unevenly.

[0008] As shown in drawing 7, in forming the outer layer circuits 51, such as a conductor and a resistor, in the front face of the ceramic substrate 9, the following problems arise in this state. That is, when the material prepared according to composition of the ceramic substrate 9 is used for the outer layer circuit 51 for example, mutual movement of the glass between the ceramic substrates 9 is barred by the above-mentioned remains particle 601, and the junction stability of the outer layer circuit 51 and the ceramic substrate 9 falls. Moreover, when the outer layer circuit 51 is a resistor, the stability of resistance gets worse.

[0009] Then, although it is possible to form conversely using the material which prepared the outer layer circuit 51 according to the non-sintered sheet, the remains particle 601 is only burn on the front face of the ceramic substrate 9. Therefore, the outer layer circuit 51 does not suit the coefficient of thermal expansion of the ceramic substrate 9, but is inferior in a bond strength.

Moreover, when the outer layer circuit 51 is a resistor, a crack may occur.

[0010] Moreover, as shown in drawing 8, in the above-mentioned sticking-by-pressure object 8, air may enter between a green sheet 7 and the non-sintered sheet 6, and a pore 3 may occur. If the above-mentioned sticking-by-pressure object 8 is calcinated in this state and the non-sintered sheet 6 is removed, the remains particle 60,601 of a non-sintered sheet will not have adhered only to a portion with the pore 3 in the front face of the ceramic substrate 9.

[0011] Therefore, the surface state of a ceramic substrate becomes uneven, dispersion in the bond strength of the outer layer circuit 51 and dispersion of resistance are large, and a bird clapper is expected. In view of this trouble, this invention is excellent in the bond strength of a ceramic substrate and an outer layer circuit, and junction stability, and tends to offer the manufacture method of the ceramic substrate which a crack does not generate in an outer layer circuit.

[0012]

[Means for Solving the Problem] The 1st process for which the green sheet for this invention forming a ceramic substrate and the

non-sintered sheet which is not sintered at the sintering temperature of this green sheet are prepared, The 2nd process which acquires a sticking-by-pressure object by laying the above-mentioned non-sintered sheet in the upper and lower sides of the above-mentioned green sheet, and being stuck to them by pressure, The 3rd process which calcinates the above-mentioned sticking-by-pressure object at the sintering temperature of the above-mentioned green sheet, and acquires a baking object, The 4th process which exfoliates the above-mentioned non-sintered sheet from the above-mentioned baking object, and the 5th process which grinds the front face of the above-mentioned ceramic substrate, and removes the remains particle of a non-sintered sheet after exfoliating the above-mentioned non-sintered sheet, It is in the manufacture method of the ceramic substrate characterized by the bird clapper from the 6th process which forms an outer layer circuit in the front face of the above-mentioned ceramic substrate.

[0013] What should be most observed in this invention is grinding the front face of a ceramic substrate in the 5th process. Mechanical means or a chemical means can perform the above-mentioned polish. The above-mentioned mechanical means have a wet method and dry process, and have various methods, such as a buff, a barrel, sandblasting, a sanding-machine belt, and a lap.

[0014] There are a barrel, a lap, a buff, etc. as the above-mentioned wet method. A barrel (Bolton) is the method of putting in a ceramic substrate in barrel tanks into which it went, such as an alumina sphere and water, making rotate a barrel tank slowly around the shaft, and grinding the front face of a ceramic substrate.

[0015] A lap is the method of grinding the front face of a ceramic substrate by making it rotate, wetting with water the metal disk with which the abrasive grain was formed in the front face, and forcing a ceramic substrate on it. A buff is the method of grinding a ceramic substrate by rotating the cylinder with which the brush, the abrasive grain, etc. were given to the front face, and contacting a ceramic substrate to cylindrical \*\*\*.

[0016] There are sandblasting, a sanding-machine belt, etc. as a dry process. Sandblasting is the method of grinding the front face of a ceramic substrate by spraying particles, such as an alumina, on a ceramic substrate. A sanding-machine belt is the method of grinding the front face of a ceramic substrate by rotating a belt-like sandpaper with a roller and contacting a ceramic substrate on the front face.

[0017] Moreover, as the above-mentioned chemical means, the method of contacting alkali solutions, such as a hydrofluoric acid or a sodium-hydroxide solution, is shown in the front face of a ceramic substrate. Moreover, after grinding the front face of the above-mentioned ceramic substrate, it is desirable to heat a ceramic substrate below at the sintering temperature of a green sheet. Thereby, the particle of these ceramics that remain to a ceramic substrate welds and unites with a ceramic substrate. Moreover, the detailed crack produced at the time of polish disappears. Moreover, when the mechanical means by the above-mentioned wet method are used, the impurity contained in water by the above-mentioned heating disperses from the front face of a ceramic substrate. Thereby, the welding intensity and the resistance of an outer layer circuit are stable.

[0018] As for the surface roughness of the ceramic substrate after polish, it is desirable that it is below 1microRa. When exceeding 1microRa, the front face after polish is coarse, and in forming an outer layer circuit on it, there is a possibility that printing resolution may fall. As for the coefficient of thermal expansion of the above-mentioned outer layer circuit, it is desirable to make it approximate with the coefficient of thermal expansion of a ceramic substrate. Thereby, expansion with the outer layer circuit and ceramic substrate by baking and the difference of contraction are almost lost, and generating of a crack can be prevented.

[0019] As for the green sheet for the above-mentioned ceramic substrate formation, it is desirable to use the low-temperature baking substrate material sintered at the temperature of 1000 degrees C or less. At the sintering temperature of the above-mentioned ceramic substrate, the above-mentioned non-sintered sheet is not sintered and an alumina, a zirconia, etc. are used for it. When two or more sheet laminating of the above-mentioned green sheet is carried out and it is calcinated, the multilayer object of a ceramic substrate can be formed. Moreover, a inner layer circuit can be formed in the interior of a multilayer object.

[0020]

[Function and Effect] In this invention, the front face of a ceramic substrate is ground in the 5th process after exfoliating a non-sintered sheet from a sintered compact. Therefore, the remains particle of the non-sintered sheet adhering to the front face of a ceramic substrate is completely removable. Moreover, the remains particle burn on the front face is also removable.

[0021] So, when an outer layer circuit is applied and printed on the front face of the above-mentioned ceramic substrate, any foreign matter cannot be found between a ceramic substrate and an outer layer circuit, and the glass component of a ceramic substrate surfaces to an outer layer circuit smoothly. Therefore, an outer layer circuit can be stuck on the front face of a ceramic substrate, and the junction stability of an outer layer circuit improves.

[0022] Moreover, when a pore is formed between a ceramic substrate and a non-sintered sheet, while the above-mentioned remains particle which remained into portions other than a pore is removed, the hollow produced by the pore also disappears by polish. Therefore, the front face of a ceramic substrate can be finished evenly and uniformly.

[0023] Therefore, the outer layer circuit excellent in the bonding strength of a ceramic substrate and an outer layer circuit can be formed. Like the above, according to this invention, it excels in the bond strength of a ceramic substrate and an outer layer circuit, and junction stability, and the manufacture method of the ceramic substrate which a crack does not generate in an outer layer circuit can be offered.

[0024]

[Example]

It explains about the example concerning example 1 this invention using drawing 1 - drawing 4. This example is the manufacture

method of a multilayer ceramic substrate of having outer layer circuits, such as a conductor and a resistor, on a front face. As shown in drawing 1, the multilayer ceramic substrate 84 obtained by the method of this example consists of ceramic substrates 91-99 which carried out laminating sintering, and the outer layer circuit 51 is formed in the outermost layer of drum.

[0025] The inner layer circuit 59 is formed between each above-mentioned ceramic substrate. moreover, each ceramic substrates 91-99 -- a beer hall -- it has the beer hall 90 filled up with the conductor Moreover, the coefficients of thermal expansion of the ceramic substrates 91-99 are  $5.5 \times 10^{-6}/K$ . The coefficients of thermal expansion of a resistor are  $6.0 \times 10^{-6}/K$ .

[0026] Next, the manufacture method of the ceramic substrate of this example is explained. First, in the 1st process, the green sheet for ceramic substrate 91 formation which can be sintered at 800 degrees C - 1000 degrees C is prepared. A green sheet mixes ceramic powder, a binder, and a solvent, and is obtained by making it the shape of a sheet by the doctor blade method. The thickness of a green sheet is 0.3mm. As the above-mentioned ceramic powder, it is  $\text{CaO}-\text{aluminum}_2\text{O}_3 - \text{SiO}_2 - \text{B}_2\text{O}_3$ . It is the mixture which consists of 60 % of the weight of system glass, and aluminum $_2\text{O}_3$  40 (alumina) % of the weight.

[0027] Moreover, a non-sintered sheet with a thickness of 0.3mm is prepared. The alumina sintered above 1000 degrees C is used for this non-sintered sheet. next, it is shown in drawing 2 -- as -- metal mold -- using -- the above-mentioned green sheets 71-79 -- a beer hall 90 -- puncturing -- screen-stencil -- the inside of a beer hall 90 -- Ag system -- it is filled up with a conductor moreover, the front face of green sheets 71-79 -- Ag system -- the inner layer circuit 59 which consists of a conductor is formed

[0028] Next, in the 2nd process, the laminating of the above-mentioned green sheets 71-79 is carried out to the order of a lower shell, and the above-mentioned non-sintered sheets 61 and 69 which are not sintered are laid in the upper and lower sides at the sintering temperature of this green sheet. Next, the sticking-by-pressure object 81 is acquired for these the temperature of 100 degrees C, pressure 50 kg/cm $^2$ , and by being stuck by pressure for 20 seconds.

[0029] Next, as shown in drawing 3, in the 3rd process, the above-mentioned sticking-by-pressure object is calcinated for 20 minutes at 900 degrees C of maximum temperatures. The baking object 82 which consists of ceramic substrates 91-99 which the above-mentioned green sheet sintered, and non-sintered sheets 61 and 69 by this is acquired. Next, as shown in drawing 4, in the 4th process, the above-mentioned non-sintered sheets 61 and 69 are exfoliated from the above-mentioned baking object 82.

[0030] Then, in the 5th process, the outermost layer of drum of the above-mentioned ceramic substrates 91-99 is ground, the remains particle of a non-sintered sheet is removed, and it heat-treats in air. The temperature of heat-treatment is more than the softening temperature of the glass in a ceramic substrate, and below the above-mentioned burning temperature. Then, in the 6th process, the outer layer circuits 51, such as a conductor and a resistor, are formed in the outermost layer of drum of the ceramic substrates 91-99. The multilayer ceramic substrate 84 which consists of ceramic substrates 91-99 shown in drawing 1 by this is obtained.

[0031] Next, the operation effect of this example is explained. In this example, after exfoliating the non-sintered sheets 61 and 69 from the baking object 82, the front face of the ceramic substrates 91 and 99 is ground. Therefore, the remains particle which could remove completely the remains particle of the non-sintered sheets 61 and 69 adhering to the front face of a ceramic substrate, and was burn on the front face is also completely removable.

[0032] So, there is no foreign matter between the outer layer circuits 51 formed in the front face of the above-mentioned ceramic substrates 91 and 99 and these ceramic substrates 91 and 99, and the glass component of a ceramic substrate surfaces to an outer layer circuit smoothly. Therefore, the outer layer circuit 51 can be stuck on the front face of the ceramic substrates 91 and 99, and the junction stability of an outer layer circuit improves.

[0033] Moreover, when a pore is formed between the ceramic substrates 51 and 59 and the non-sintered sheets 61 and 69, while the above-mentioned remains particle formed in portions other than a pore is removed, the hollow produced by the pore also disappears by polish. Therefore, the front face of a ceramic substrate can be finished evenly and uniformly. Moreover, since it approximates with the coefficient of thermal expansion of the ceramic substrates 91-99 when the outer layer circuit 51 is a resistor, there is no generating of a crack in the outer layer circuit 51. Therefore, a reliable resistor can be formed.

[0034] In the example of two examples, as shown in Table 1, the front face of a ceramic substrate was ground by various methods. A buff, sandblasting, a lap, one mechanical means of the hydrofluoric acids, or the chemical means performed the above-mentioned polish.

[0035] In the buff, the brush with which the abrasive grain of a silicon carbide (SiC) or an alumina (aluminum 2O $_3$ ) was given to the front face was rotated on condition that 1500 revolutions per minute, and the method of grinding a ceramic substrate was used. It was made to rotate, soaking in a lap the metal disk with which the abrasive grain of a diamond was formed in the front face with water, and the method of grinding the front face of a ceramic substrate under the conditions of 180 revolutions per minute was used.

[0036] By sandblasting, it is an alumina particle on a ceramic substrate 2 kg/cm $^2$  The method of grinding was used by spraying by the pressure. Moreover, with the above-mentioned chemical means, the method of contacting a hydrofluoric-acid solution under 25-degree C conditions 3% was used for the front face of a ceramic substrate.

[0037] Moreover, various outer layer circuits were formed in the front face of the ceramic substrate after polish. as this outer layer circuit -- Ag system -- a conductor, a resistor, and Cu -- the conductor was used Ag system -- in the conductor and the resistor, after printing on the front face of a ceramic substrate, 900 degrees C was heated in air on the other hand -- Cu -- in the conductor, 750 degrees C was heated in nitrogen after printing Thus, as various kinds of obtained ceramic substrates were shown in Table 1, it considered as samples 1-8.

[0038] Moreover, for comparison, the ceramic substrate (samples C1-C4) was produced by the method of differing from an example 1 in that it explains below, and measurement was presented. That is, the sample C1 did not perform polish processing

and heat-treatment, not using a non-sintered sheet. The sample C2 did not perform polish processing and heat-treatment. The surface roughness of the ceramic substrate after polish of a sample C3 is 1.0microRa. The sample C4 did not heat-treat. [0039] and -- samples 1-8, and C1-C4 -- a conductor -- it measured about the bond strength, the resistor pewter drift, and the substrate dimensional accuracy a conductor -- the bond strength showed the bond strength of a ceramic substrate and an outer layer circuit, soldered the width-of-face 0.6mmSn plating Cu line to 2mm angle pattern, and measured it by the method of pulling an outer layer circuit

[0040] A resistor pewter drift shows the rate of change of the resistance of the resistor of the order at the time of a ceramic substrate being immersed into a 230-degree C pewter. A substrate dimensional accuracy shows the variation in the distance between two on the ceramic substrate after baking (%). Each above-mentioned measurement produced and evaluated the 20 ceramic circuit boards respectively.

[0041] Although the substrate dimensional accuracy was 0.1% or less when a non-sintered sheet was used (samples 1-8, C2-C4) as known in Table 1, it was 0.3% when a non-sintered sheet was not used (sample C1). moreover, a conductor -- a bond strength -- samples 1-8 and a sample C1 -- 0.5kg/mm<sup>2</sup> the above -- it is -- the other samples C2 and C4 -- 0.3kg/mm<sup>2</sup> It was the following. Moreover, by the sample C3, when printing an outer layer circuit, bleeding arose. Moreover, as for the resistor pewter drift, the good result was obtained except for the sample C2.

[0042] Thus, samples 1-8 showed the result good about all of the above-mentioned parameter. on the other hand -- the example C2 of comparison -- a conductor -- a bond strength -- a low since the remains particle of a non-sintered sheet (alumina) has fixed this on the substrate front face -- the glass component by the side of a substrate -- Ag system -- it is thought that it is because it does not rise to surface between the particles of a conductor the thing with the large value of the pewter drift of the resistor in the example C2 of comparison -- the above-mentioned Ag system -- it is based on the same reason as the case of a conductor In addition, such a problem is not generated by the samples 1-8 which ground the front face.

[0043] The example C3 of comparison has large bleeding at the time of printing. This is because the ground front face is too coarse. the example C4 of comparison -- a conductor -- a bond strength -- a low This is considered to be for the remains particle at the time of polish to cause a reduction operation by nitrogen atmosphere baking of Cu. Moreover, since it did not heat-treat after polish, it is thought that the remains particle of the ground ceramic is because it is not uniting with a ceramic substrate.

[0044]

[Table 1]

表面粗さ (μRa)	加熱処理化 (℃)	導体 抵抗体	導体 抵抗体	導体 接着強度 (kg/mm <sup>2</sup> )	抵抗体 ペルシャードリフト (%)	基板 寸法精度 (%)
0. 3	900	Ag系	有り	1. 0	< 0. 5	0. 1
0. 6	900	Ag系	有り	1. 1	< 0. 5	0. 1
0. 3	700	Ag系	有り	0. 7	< 0. 5	0. 1
0. 3	無し	Ag系	有り	0. 5	< 0. 5	0. 1
0. 3	900	Cu	無し	0. 8	—	0. 1
0. 2	800	Ag系	有り	1. 0	< 0. 5	0. 1
スト	800	Cu	無し	0. 7	—	0. 1
鏡	900	Ag系	有り	0. 8	< 0. 5	0. 1
0. 2	無し	Ag系	有り	1. 0	< 0. 5	0. 3
0. 4	無し	Ag系	有り	0. 2	< 5	0. 1
1. 0	無し	Ag系	無し	印刷にじみ大	—	0. 1
0. 3	無し	Cu	無し	0. 3	—	0. 1

機械式 トランシーバー	
〔A〕	〔B〕
〔C〕	〔D〕
〔E〕	〔F〕
〔G〕	〔H〕
〔I〕	〔J〕
〔K〕	〔L〕
〔M〕	〔N〕
〔O〕	〔P〕
〔Q〕	〔R〕
〔S〕	〔T〕
〔U〕	〔V〕
〔W〕	〔X〕
〔Y〕	〔Z〕

---

[Translation done.]